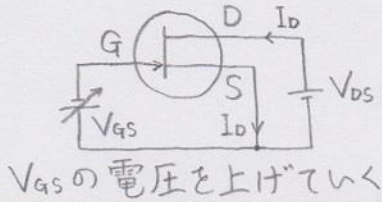
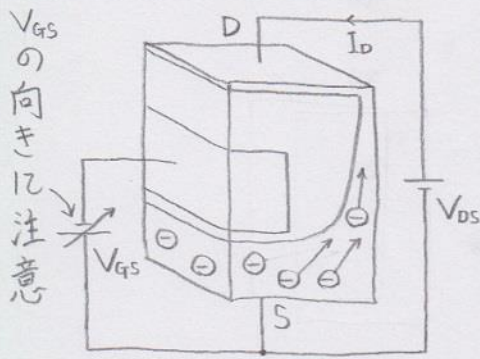
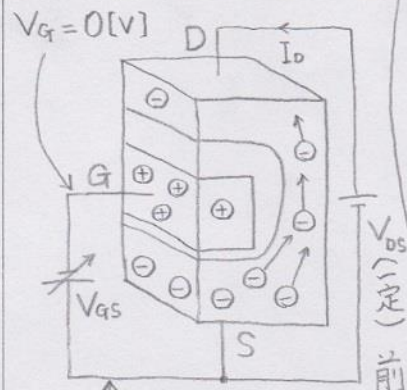


68. nチャンネル接合形FET



空乏層が広がり、チャンネルが狭くなり、ドレイン電流 I_D が減少する



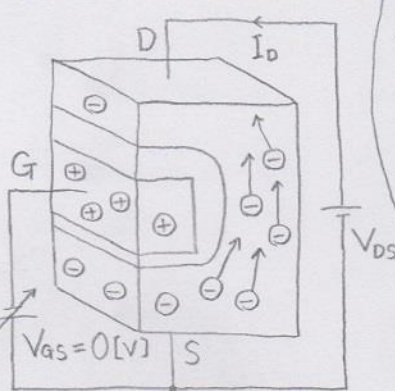
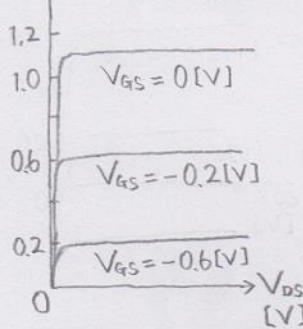
ゲート(G)に電流は流れない

まず一定のドレイン電圧 V_{DS} を加え、その後、ゲート電圧 V_{GS} を加える

前回に続き

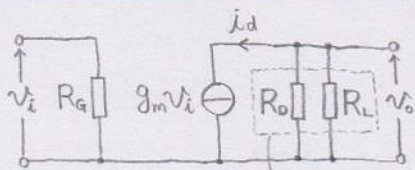
バイポーラトランジスタは電流制御形素子だった

静特性



で、ゲート電圧 V_{GS} を0に戻すと、空乏層が狭くなり、チャンネルが広がる

接合形FETはゲート電圧 V_{GS} でドレイン電流 I_D を変化させるから、電圧制御形素子ね



合成抵抗 R_L'

$$R_L' = \frac{R_o R_L}{R_o + R_L} [\Omega]$$

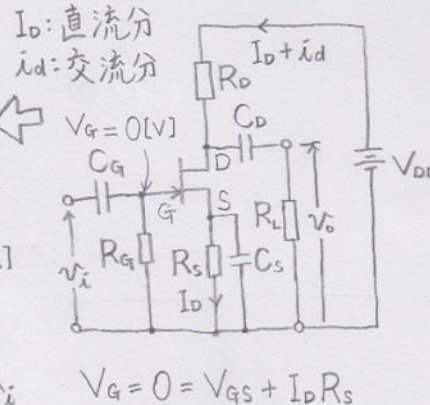
$$V_o = -R_L' i_d$$

$$= -R_L' g_m V_i$$

電圧増幅度 A_v

$$A_v = \left| \frac{V_o}{V_i} \right| = R_L' g_m$$

FETの計算も出るの？



$$V_G = 0 = V_{GS} + I_D R_s$$

ちなみにこの等価回路はこんな感じ